## Настройка тактовой частоты

### Общая идея

В данном разделе нам необходимо добиться, чтобы наша система работала на максимально возможной тактовой частоте.

Всё что нужно знать о том, как задаётся тактовая частота находится в разделе Reset and clock control (документация на контроллер). Обратимся к рисунку, изображающему схему генератора тактовой частоты (рисунок №1).

|  |
| --- |
|  |
| Рисунок №1 – Генератор тактовой частоты |

Особенно нам интересна в этой схеме часть, изображённая на рисунке №2.

|  |
| --- |
|  |
| Рисунок №2 – Часть, подлежащая настройке |

Нам нужно получить максимально возможную частоту на выходе переключателя (SW), для этого, очевидно, нужно, чтобы переключатель выбрал вход PLLCLK, так как входы HSE и HSI могут предоставить максимум 8 МГц. Чтобы получить большую частоту, необходимо её помножить. Для этого, в первую очередь, нужно выбрать источник, с которого будем брать сигнал. Выберем HSE, так как это более стабильный и надёжный источник (генерирует сигнал с частотой 4 МГц). Настроим его делитель так, чтобы сохранить частоту в 4 МГц. На переключателе PLLSRC (source - источник) нужно установить режим, когда выбирается именно сигнал с HSE. Далее этот сигнал попадёт на PLLMUL (multiplier - умножитель) и там его частота увеличиться.

В процессе настройки необходимо делать всё в правильном порядке и не нарушать внутренние ограничения и правила (например, плата не сможет работать на частоте свыше 72 МГц). Кратко, основные шаги настройки такие:

1. Настроить flash-память на работу на частоте до 72 МГц (необходимо, ведь программа сама по себе исполняется из flash-памяти, и если мы выставим частоту в 72 МГц, не настроив память, мы просто не сможем адекватно продолжать работу);
2. Включить и настроить HSE;
3. Подождать, готовности HSE;
4. Отключить и подождать полного отключения PLL;
5. Выбрать в качестве источника для PLL HSE, установить умножитель частоты PLL и делитель частоты HSE;
6. Включить PLL и дождаться его запуска;
7. Выбрать в качестве источника тактовой частоты выход с PLL (настроить SW);

### Пошаговая настройка

Настройке flash-памяти посвящён целый раздел в документации (Embedded Flash memory). Нам же понадобится только один регистр, чтобы задать частоту, на которой может работать память. Этот регистр - FLASH\_ACR. Он содержит поле LATENCY, состоящее из 3-х битов. Из описания этого поля в документации можно понять, что для работы в диапазоне частот от 48 МГц до 72 МГц нужно поместить в него число 0102. Код будет выглядеть так:

FLASH->ACR &= ~7; //Почистили предыдущее значение поля

FLASH->ACR |= 2; //Задали значение поля 010

Рекомендуется вынести этот код в отдельную функцию, которая, возможно, будет принимать значение частоты и устанавливать правильное значение в регистр.

Настройка HSE осуществляется с помощью регистра RCC\_CR (control register). Для настройки достаточно битов HSEON (включает/отключает HSE) и HSEBYP (настраивает схему управления). В оба этих бита нужно поместить единицы. После этого, нужно дождаться включения HSE. Индикатором включения HSE служит бит HSERDY (ready) того же регистра. В целом этот этап реализуется следующим кодом:

RCC->CR |= (5 << 16); //установили HSE ON + HSE Bypass

while(!(RCC->CR & (1 << 17))) //Ожидание

{

}

Здесь в цикле while мы ожидаем, пока в 17 бите (HSERDY) не будет выставлена единица, которая говорит о том, что HSE готов.

После включения HSE нужно настроить PLL. Настройка PLL производится в выключенном состоянии, поэтому первым делом нужно выключить PLL. Делается это с помощью того же регистра RCC\_CR (в бит PLLON нужно установить в нуль). Похожим образом дожидаемся, когда выключится PLL, проверяя бит PLLRDY на нахождение в нём нуля.

Настройки PLL содержатся в регистрах RCC\_CFGR и RCC\_CFGR2 (configuration). Нужно настроить:

* Источник сигнала (бит PLLSRC) – установить 1 (HSE)
* Умножитель частоты (поле PLLMUL) – установить 7 (01112) что соответствует умножению в 9 раз (входная частота 8 МГц, умноженная на 9 будет равна 72 МГц, большего добиться уже и не получится).
* Делитель частоты HSE (поле PREDIV) – установить нули.

После задания этих настроек можно обратно включать PLL, опять же, подождав полного его включения, аналогичным способом.